

ORDRE DES INGÉNIEURS DU QUÉBEC
SESSION DE NOVEMBRE 2011

Toute documentation permise
Calculatrice: modèles autorisés seulement
Durée: 3 heures

98-INF-B1 – Architecture avancée d'ordinateurs

- (5 pts) 1. Expliquez la différence entre les machines VLIW et superscalaires. (5 pts)
- (10 pts) 2. Beaucoup de microprocesseurs modernes utilisent des pipelines.
- a) Quel est l'avantage principal des architectures pipeline par rapport à celles qui ne le sont pas? (5 pts)
 - b) Expliquez pourquoi la détection de branchement doit se faire le plus tôt possible dans une machine utilisant un pipeline. (5 pts)
- (10 pts) 3. Soit une machine multiprocesseurs à mémoire distribuée.
- a) Expliquez ce que sont les protocoles d'écriture invalidante (write invalidate), de mise à jour (write update), d'écriture directe (write-through) et d'écriture avec délai (write-back). (5 pts)
 - b) Lesquels de ces protocoles vont plus naturellement ensemble? Pourquoi? (5 pts)
- (10 pts) 4. Vous travaillez à la mise au point de la mémoire cache d'un nouveau processeur. Vous avez établi que la probabilité de retrouver une instruction dans la mémoire cache L1 est : $p = 1 - e^{-(M/75)}$ ou M représente la taille de la mémoire cache en Kilo octets. De plus, vous savez que le temps d'accès à la mémoire RAM est de 20 cycles, alors que la mémoire cache L1 est accessible en 1 seul cycle. Vous avez déterminé qu'avec 512 Ko, le processeur aura une performance acceptable.
- a) Avec cette mémoire cache de 512 Ko, quel sera le temps moyen d'accès à la mémoire? (5 pts)
 - b) On vous informe qu'une nouvelle technique de connexion optique à la mémoire RAM diminuera le temps d'accès à celle-ci de 20 à 1,5 cycles! En supposant que vous voulez conserver un temps d'accès comparable à celui obtenu auparavant (en (a)), quelle devrait être maintenant la taille de la mémoire cache? (5 pts)

- (15 pts) 5. Les machines RISC (Reduced Instruction Set Computing) ont à toutes fins pratiques remplacé les machines CISC (Complex Instruction Set Computing).
- a) Identifier un avantage du RISC par rapport au CISC en ce qui concerne l'implémentation matérielle. (5 pts)
 - b) Expliquer en quoi les compilateurs jouent un rôle important pour l'utilisation de processeurs RISC. (5 pts)
 - c) Selon vous, pour un même programme source, est-ce que le code exécutable d'une machine RISC exige plus ou moins d'instructions que le code exécutable d'une machine CISC? Expliquer votre réponse. (5 pts)
- (20 pts) 6. Les machines qui peuvent exécuter plusieurs « threads » simultanément sont maintenant la norme.
- a) Selon vous, quel est l'impact de ce type de machine sur la mémoire cache située directement sur la puce du microprocesseur? (10 pts)
 - b) Y a-t-il une différence entre l'effet sur la mémoire cache des instructions et celui sur la mémoire cache des données? Expliquez votre réponse. (10 pts)
- (30 pts) 7. Les branchements comptent pour une part importante des instructions exécutées par les microprocesseurs modernes.
- a) Expliquer pourquoi un branchement exige habituellement un temps d'exécution plus long qu'un autre type d'instruction (10 pts)
 - b) Expliquer comment la prédiction de branchements peut améliorer la situation et diminuer le temps moyen d'exécution des branchements. (10 pts)
 - c) Est-il préférable de faire la prédiction de façon logicielle (au niveau du compilateur) ou de façon matérielle (au niveau de l'architecture même du microprocesseur). (10 pts)