

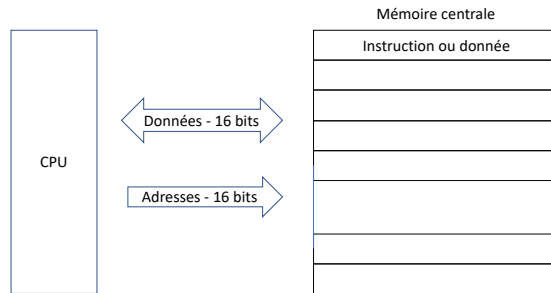
# ORDRE DES INGÉNIEURS DU QUÉBEC

SESSION DE MAI 2019

Toute documentation permise  
Calculatrices : modèles autorisés seulement  
Durée de l'examen : 3 heures

## 16-EL-A4 Systèmes numériques et ordinateurs

- 1) On considère un circuit combinatoire avec quatre entrées  $X_1, X_0, Y_1, Y_0$  et quatre sorties  $Z_3, Z_2, Z_1, Z_0$ . La sortie  $Z$  est le produit des deux nombres  $X$  et  $Y$ . Tous les nombres sont non signés et l'indice représente le poids binaire du bit (par exemple  $Z_0$  est le bit de poids faible du produit).
  - a) Quelle est la nature de ce circuit? (combinatoire ou séquentiel) **(5 points)**
  - b) Donner la table de vérité pour ce circuit **(10 points)**
  - c) Tracer les tables de Karnaugh (K-maps) des sorties  $Z_3, Z_2, Z_1$  et  $Z_0$  **(20 points)**
  - d) Donner l'équation de chacune des sorties sous la forme d'une somme de produits **(10 points)**
- 2) On considère un circuit synchrone ayant une sortie  $Y$  et trois entrées  $S, U$  et  $V$  avec le comportement suivant : si l'entrée  $S$  est haute pendant au moins deux impulsions d'horloge consécutives, la sortie  $Y$  sera une copie de l'entrée  $V$ , et si l'entrée  $S$  est à l'état bas pour au moins une impulsion d'horloge, la sortie  $Y$  sera une copie de l'entrée  $U$ . Au départ, la sortie  $Y$  est une copie de l'entrée  $U$ .
  - a) Tracer le diagramme d'états du système **(15 points)**
  - b) Synthétiser ce circuit à partir de circuits standards (portes, bascules, multiplexeurs, compteurs etc...) **(10 points)**
- 3) Expliquer comment, dans un langage évolué comme C ou C++, on peut faire référence à des registres internes au microcontrôleur visibles dans l'espace mémoire à des adresses fixées. Donner un exemple de code en C manipulant un registre de 32 bits accessible en lecture et écriture à l'adresse `0xffff1002`. Le code exemple devra mettre le bit de poids 2 dans le registre à 0. **(10 points)**
- 4) On considère un ordinateur avec un bus de données bidirectionnel de 16 bits et un bus d'adresses de 16 bits. La mémoire centrale est adressable par mots de 16 bits.



Les instructions occupent deux mots en mémoire, le premier contenant le code d'instruction et le second une adresse d'opérande ou bien une donnée.



a) Quelle est la taille maximale de la mémoire centrale en octets? **(5 points)**

On considère l'exécution d'une instruction ADD qui additionne le contenu de l'accumulateur A interne au CPU avec le contenu de la case mémoire à l'adresse 0X0100 et qui place le résultat dans la mémoire à l'adresse 0X0100. Cette instruction est encodée par 0X0010 0X0100; 0X0010 est le code pour cette instruction et 0X0100 est l'adresse de l'opérande. L'instruction est placée à l'adresse 0X1027. La case mémoire à l'adresse 0X0100 contient 0X1234 et l'accumulateur A contient 0X56AB avant l'exécution de l'instruction.

b) Décrire tous les cycles d'accès à la mémoire nécessaires pour l'exécution de cette instruction. On donnera pour chaque cycle la direction du transfert (lecture ou écriture) et les valeurs présentes sur les différents bus. **(15 points)**